

# 高速连接器 SMA 封装的优化

## 前言

随着 5G、人工智能、物联网等终端应用的高速发展，电子组件需要更加高效地处理、存储和传送海量信息，所承载的信号频率从传统的 sub-3G 跨越到 20G 甚至更高，这给材料、PCB、芯片、封装设计及组装技术都带来全新的挑战。

为了更好识别来料风险、控制过程质量、验证成品性能，在工作频率下准确表征和测试产品的关键信号特性就显得非常重要。因此需要通过设计高速测试夹具来对关键信号进行测试，同时保证使用的 SMA 封装与连接器，PCB 走线的阻抗匹配。阻抗控制的好坏，直接影响高速测试的设计。

芯和半导体针对高速测试的痛点，推出了三维过孔模型设计仿真优化工具 ViaExpert——基于业内高效的 FEM3D 和 Hybrid 仿真引擎，在保证精度的前提下有着极快的求解速度，大大提高 SMA 封装的仿真优化效率。ViaExpert 提供了一种快速和准确的方法来分析过孔对仿真结果的影响，并同时适用于前仿和后仿阶段。内嵌 SMA、SMD、AC Cap、Via Array、连接器和 SMA 模板可以帮助用户快速组装模型、设置走线、设置焊盘和叠层等可参数化物理变量、以及分析和优化上述前仿模型性能。

## SMA 封装的建模流程

ViaExpert 支持三种建模方式：1. 从内嵌模板建模；2. 导入设计封装库建模；3. 导入版图文件建模。其中模板包括 SMA/Diff Via/Footprint/SMD/SMA/SMP/CMP/AC capacitor/Package Via；模型设计完成后可以对其进行 3D 编辑，如 Stackup 叠层，material 材料库，Via 过孔参数，Trace 出线，Keepout/antipad 反焊盘等。



图 1: 高速连接器 SMA 封装的建模仿真优化流程

## 1. ViaExpert SMA 模板介绍

在 ViaExpert 中集成了大量的过孔模板，如图 2，利用模板可以快速创建 3D 过孔模型。本文主要优化 SMA GND 的排列方式，因此选择 SMA 模板来创建模型。

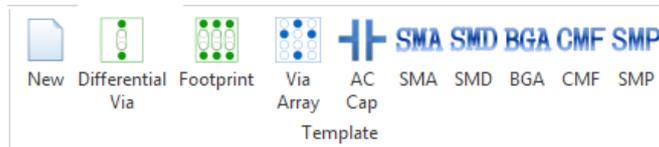


图 2: ViaExpert 中集成的过孔模板

打开 SMA 模板，如图 3，分为 Stackup、Padstack、GND Via、Connector 几个编辑区域，可以进入各个编辑区域编辑相关参数：

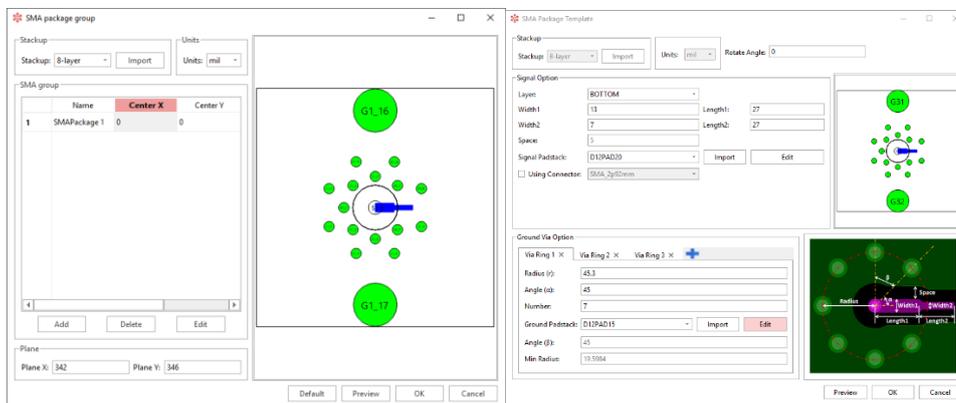


图 3: SMA 模板

打开 Stackup 编辑区域，包含叠层厚度、材料属性、粗糙度等参数设置，如图 4。

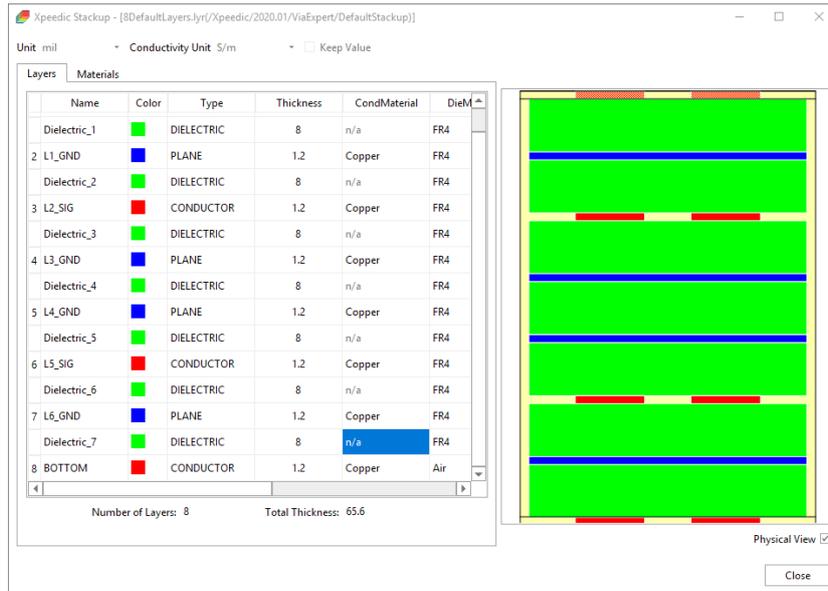


图 4：编辑 Stackup

打开 Padstack 编辑区域，可以编辑 Drill、Pad 和 Antipad 参数，如图 5。其中 Drill、Pad、Antipad 可以设置参数变量，通过这些参数变量，可以对 Via 进行扫参分析。

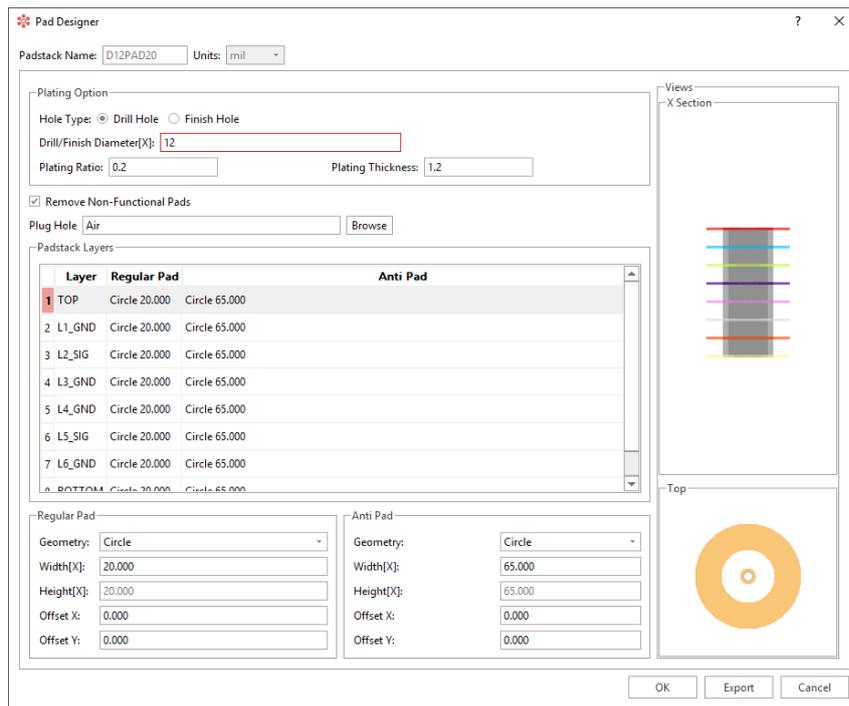


图 5：编辑 Padstack

Fanout、Plane、Ports 可以根据建模需要去设置。

## 2. 创建 2 个 SMA 模型，做对比分析

利用 SMA 模板创建带 SMA 头和不带 SMA 头过孔模型，如下图 6、图 7。通过 ViaExpert 所集成的三维全波仿真引擎计算出 S 参数，分析这两种模型在信号串扰上的差异。

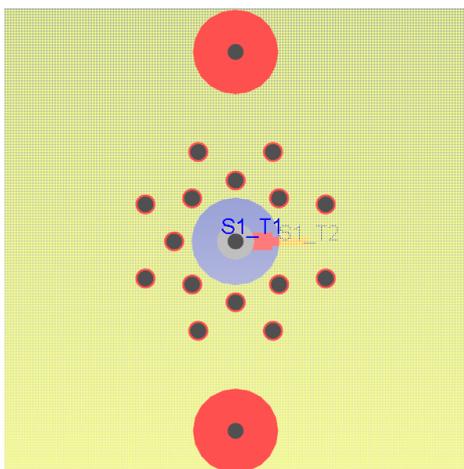


图 6: Pattern1

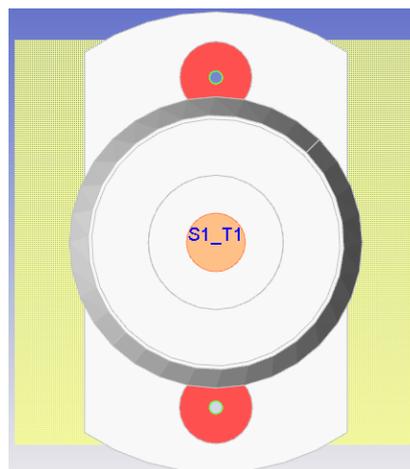


图 7: Pattern2

创建完成的 3D 过孔模型，如下图 8、图 9 显示。

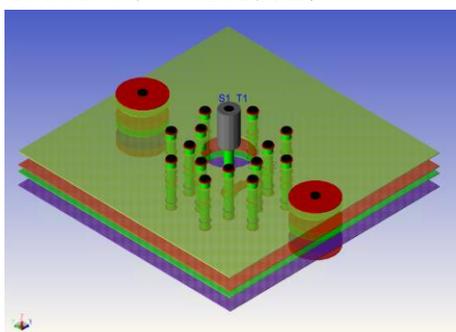


图 8: Pattern1 过孔 3D 模型

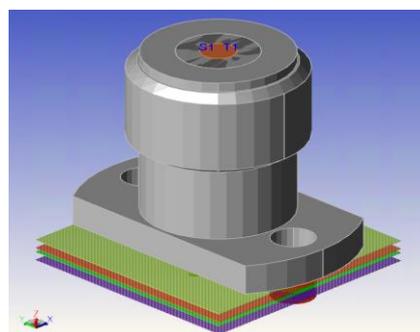


图 9: Pattern2 过孔 3D 模型

### 3. 不同模型对插损、回损的影响分析

通过在芯和半导体 SnpExpert 工具，对比前面得到的 S 参数，分析两种模型的插损、回损情况：红色曲线是 Pattern2 的结果，绿色曲线是 Pattern1 的结果，图 10 是 RL 结果，图 11 是 IL 结果。

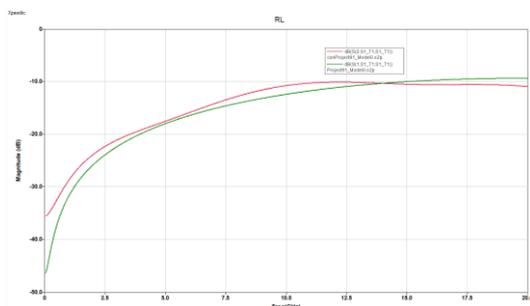


图 10: RL 结果

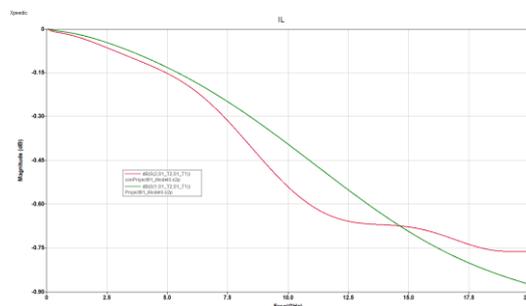


图 11: IL 结果

# SMA 封装的阻抗优化

在优化过孔阻抗时，可以通过优化 Antipad、Pad、GND Via 等方式实现，而其中优化 Antipad 为最常见方式。本章节将主要介绍如何利用 ViaExpert 的 Keepout 模块来优化过孔的 Antipad，从而达到优化过孔阻抗的目的。

## 1 Keepout 功能介绍

在 ViaExpert 中定义 Keepout 的方式有两种：

方法一主要是通过直线和弧线画出 Keepout 的轮廓，如图 12。使用这种方法创建 Keepout 时，需要遵守以下规则：

- 两个点确定一条直线，起点在前(P1)，终点在后(P2)
- 三个点确定一条圆弧，圆弧起点在前(P2)，圆弧终点在后(P4)，另外需要定义一个圆心(P3)和圆弧旋转方向（顺时针或者逆时针）

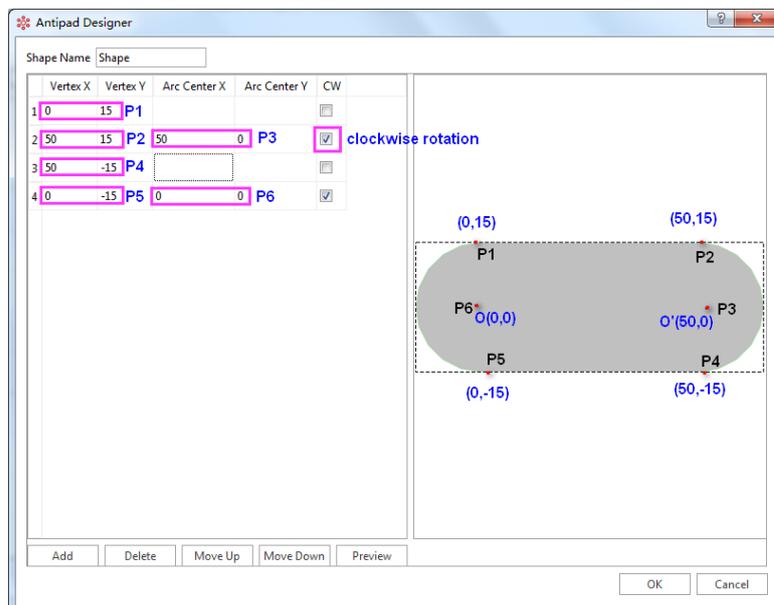


图 12: Keepout 定义方法 1

方法二主要通过基础几何图形来定义 Keepout，ViaExpert 中包含的多种几何图形，例如：圆形、方形、正六边形、正八边形、跑道形、骨头形等，如图 13。

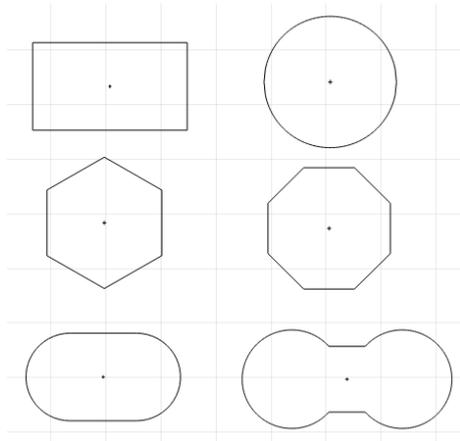


图 13: 基础几何图形

特别是，ViaExpert 还支持通过多个几何图形的布尔运算得到新的几何图形，来定义 Keepout，如图 14。



图 14: 布尔运算

## 2 优化 SMA 出线的阻抗

通过方法二创建一个圆形和矩形布尔运算得到的 Keepout，定义 W 和 L 两个变量，仿真时可以作为参数去做扫描分析，如图 15。

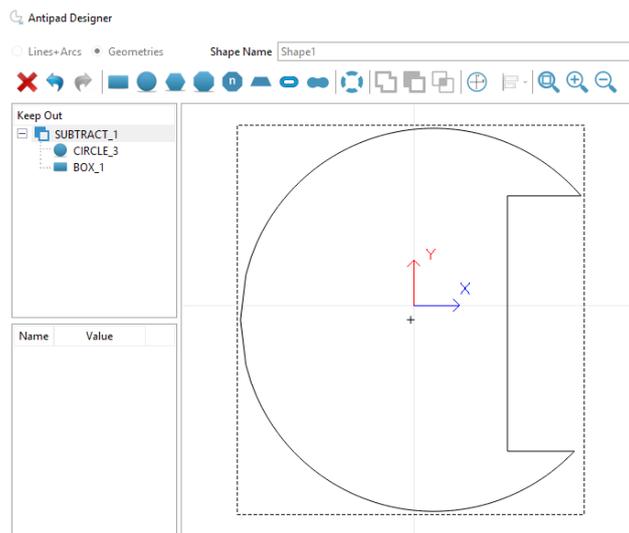


图 15: Keepout 定义

如图 16 可以将定义好的 Keepout 加在对应过孔的金属层上，ViaExpert 支持在不同层添加不同的 Keepout。

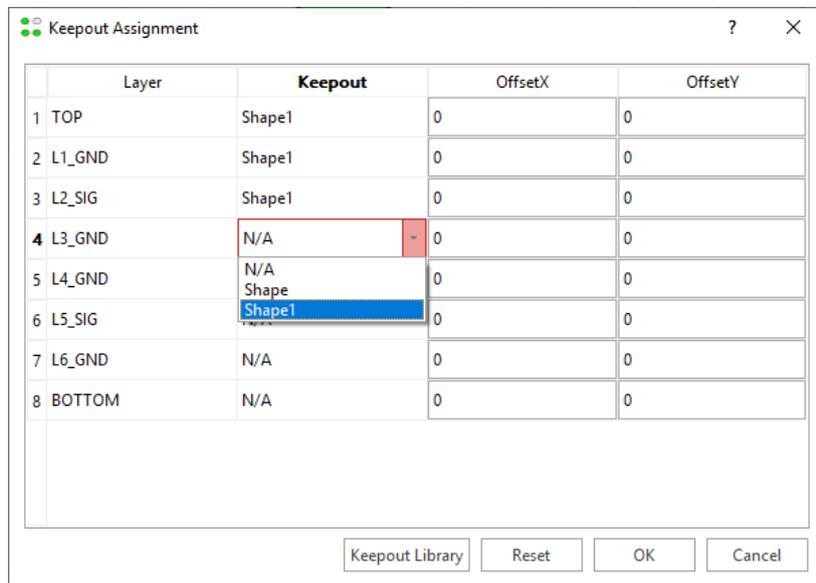
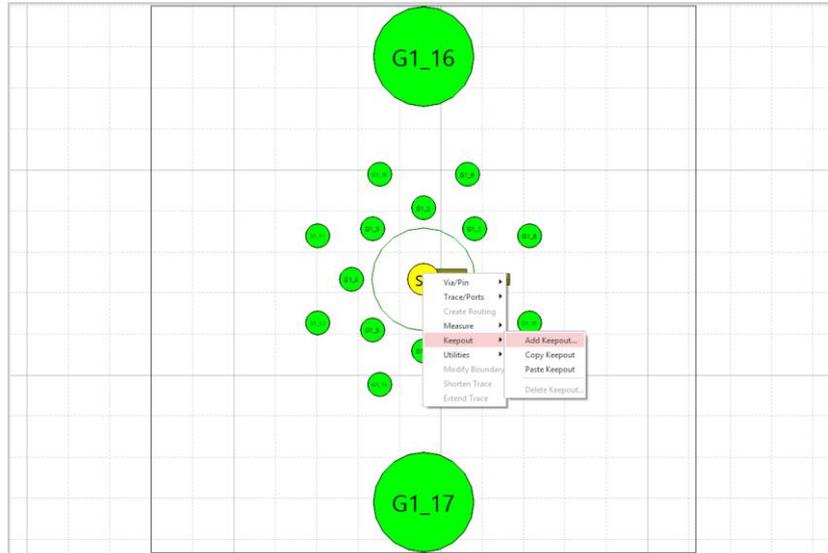


图 16: Add Keepout

### 3 阻抗优化结果

通过快速创建 SMA 模型，并扫描焊盘、反焊盘、Keepout 的物理尺寸以分析出相对最优的过孔阻抗（如图 17），发现利用过孔地环和 keepout 容性补偿传输线和过孔连接处，可以让传输阻抗的波动减小，有助于改善插入损耗、回波损耗等性能。

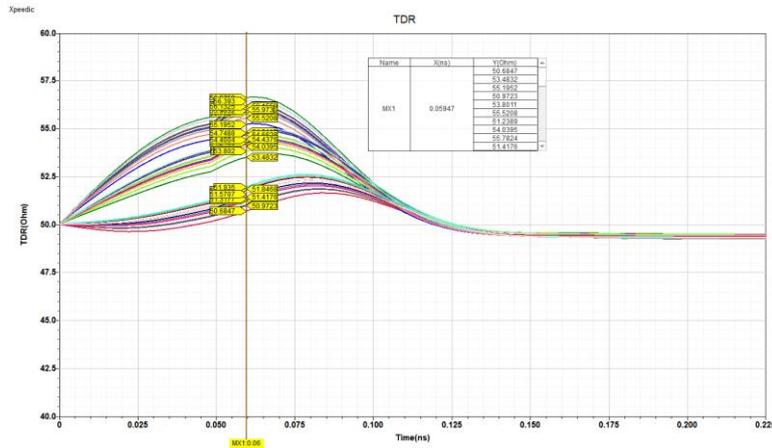


图 17: 仿真结果

## 总结

本文介绍了芯和半导体 ViaExpert 工具快速创建 SMA 模型、分析不同 SMA 参数所带来的不同影响并进行优化。通过快速创建 Keepout，并扫描 Keepout 的物理尺寸，可获取最优的过孔阻抗，利用过孔地环和 keepout 容性补偿传输线和过孔连接处，可以让传输阻抗的波动减小，有助于改善插入损耗、回波损耗等性能。ViaExpert 集成的 SMA 模板使工程师建模效率大幅提高，再结合 ViaExpert 三维全波仿真引擎，可以快速得到仿真结果。

## 芯和半导体 EDA 介绍

芯和半导体成立于 2010 年，是国内唯一提供“半导体全产业链仿真 EDA 解决方案”的供应商。芯和半导体 EDA 是新一代智能电子产品中设计高频/高速电子组件的首选工具，它包括了三大产品线：

- **芯片设计仿真产品线**为晶圆厂提供了精准的 PDK 设计解决方案，为芯片设计公司提供了片上高频寄生参数提取与建模的解决方案；
- **先进封装设计仿真产品线**为传统型封装和先进封装提供了高速高频电磁场仿真的解决方案；
- **高速系统设计仿真产品线**为 PCB 板、组件、系统的互连结构提供了快速建模与无源参数抽取的仿真平台，解决了高速高频系统中的信号、电源完整性问题。

芯和半导体 EDA 的强大功能基于：自主知识产权的多种尖端电磁场和电路仿真求解技术、繁荣的晶圆厂和合作伙伴生态圈（芯和半导体 EDA 在所有主流晶圆厂的先进工艺节点和先进封装上得到了不断验证）、以及支持基于云平台的高性能分布式计算技术，在 5G、智能手机、物联网、汽车电子和数据中心等领域已得到广泛应用。



## 关于芯和半导体

芯和半导体是 EDA 软件、集成无源器件 IPD 和系统级封装领域的领先供应商。公司致力于为半导体芯片设计公司和系统厂商提供差异化的软件产品和芯片小型化解决方案，包括射频 IC 设计、模拟混合信号设计、系统级封装设计和高速数字系统设计等。这些产品和方案在 5G、智能手机、物联网、人工智能和数据中心等领域得到广泛应用。

芯和半导体凭借以客户需求驱动发展的理念，赢得了众多客户的青睐。随着公司自有知识产权的不断开发，芯和半导体已经成为中国集成电路自动化软件技术和微电子技术行业的标杆企业。

芯和半导体前身为芯禾科技，创建于 2010 年，企业总部位于上海浦东张江，并在美国硅谷、中国北京、深圳、苏州、成都、西安设有销售和技术支持中心。如欲了解更多详情，敬请访问 [www.xpeedic.cn](http://www.xpeedic.cn)。