

射频 PCB 仿真优化应用

前言

射频 PCB 的仿真优化一直是研究的重要领域，尤其是当手机等智能电子设备更新换代的速度越来越快，如何能快速地迭代现有产品，进行仿真优化是射频工程师关注的重点。保障质量、降低成本、加快迭代速度成为了每个公司的核心竞争力。而一款好的仿真工具，有助于很好的解决以上问题，用最小的花费带来最大的优势。

本文介绍了采用芯和半导体 XDS 软件进行射频 PCB 的设计优化流程。XDS 集成了原理图和版图两个仿真模块，拥有与之配套的电路仿真引擎和电磁场仿真引擎。利用 XDS 进行射频 PCB 仿真，设计者不但能快速得出仿真结果，也能借助 XDS 中的 Parametric 参数化优化、Optimization 目标优化、DOE 敏感度分析、Yield 统计分析等优化功能模块，快速实现匹配电路中器件的优化设计，快速找到物料成本最低并且性能最好的参数组合，实现系统的最优设计。

射频 PCB 的建模仿真流程

XDS 支持导入所有主流格式的设计文件：包括 Cadence、PADS、Zuken 的设计文件等。导入时选择需要的网络名，使用切割工具对仿真区域进行精简，建立端口并执行仿真就能得到 S 参数结果。

1. 射频 PCB 建模

在 XDS 中可以快速导入多种格式设计文件，本文选用导入.brd 的格式文件，选择全部网络后，立即建立了整个 PCB 的三维模型，并且包含了所有相关的叠层信息。本案例仅仿真单通路，因此我们选择切割工具，将要仿真的这一路单独分离出来。（出于知识产权的原因，我们将模型效果做模糊处理，如图 1 所示）。

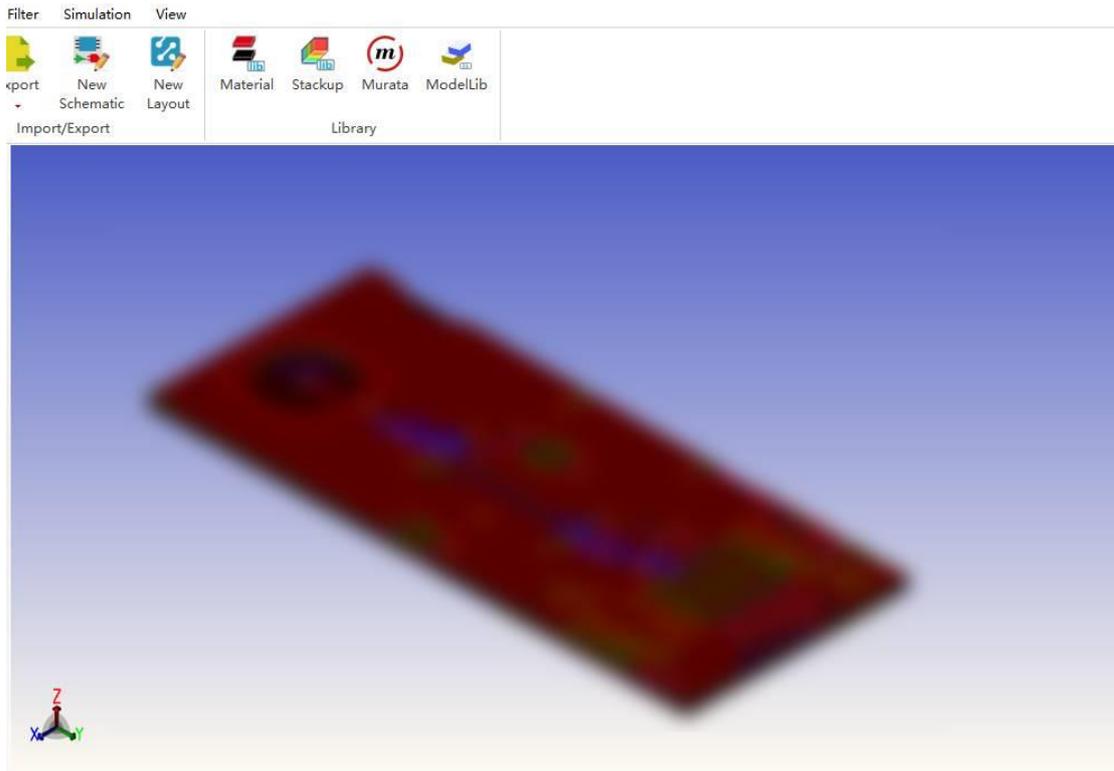


图 1: XDS 中建立模型 (已模糊处理)

在 XDS2021.01.SP1 中，新增了 PCB 及原理图加密功能，能够有效的保护设计文件。在模型工程中选择右键 Create Encrypted Model 建立加密模型，然后选择要隐藏的网络、端口等，如图 2。然后选择 Export Encrypted Model 导出加密模型，在这一步可以设计加密密码，如图 3。再选择导入这个模型之后，可以看到之前选择的关键信息都已被屏蔽，如图 4。

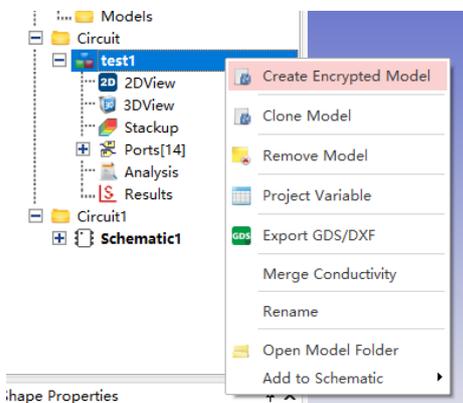


图 2: 建立加密模型

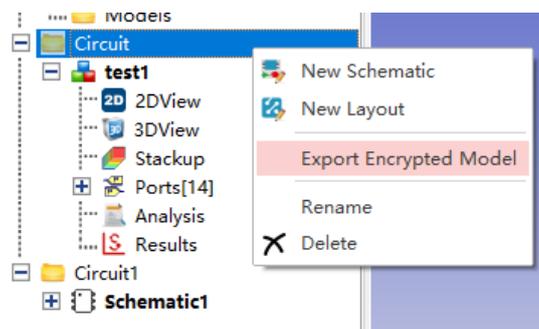


图 3: 导出加密模型

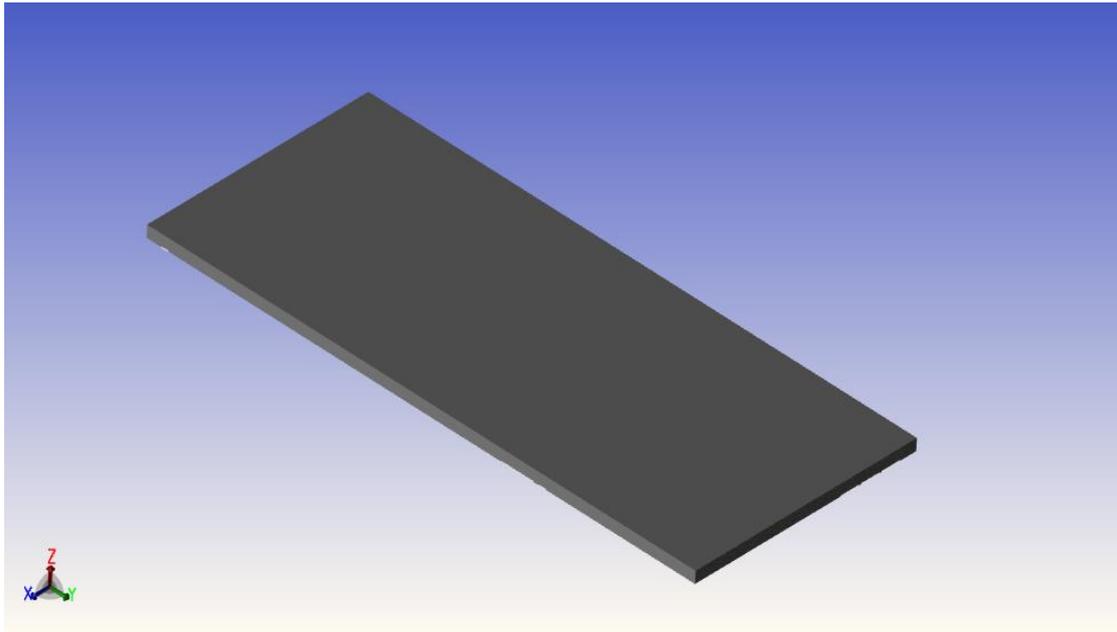


图 4: 导入加密模型

2. 创建端口，设置仿真参数

XDS 创建端口十分简单，除了可手动在每个通路中添加端口外，也可选择自动添加所有端口，如图 4，再从中筛选需要的端口。

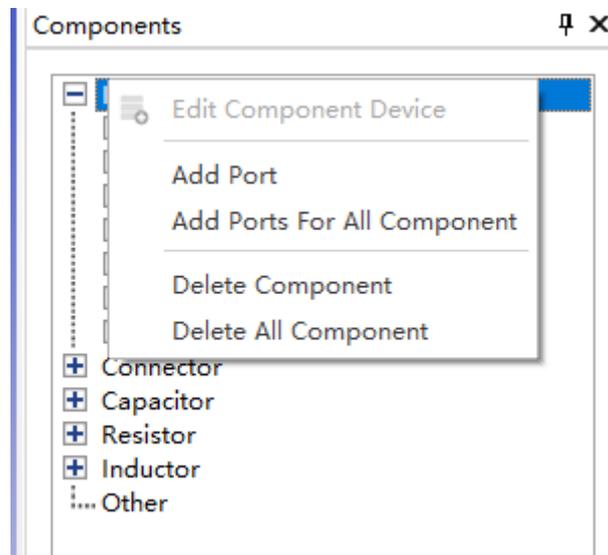


图 4: 自动添加端口

XDS 的求解器设置包含“精确求解”和“快速求解”两种快捷模式，提高了工程师设置仿真的效率。此外，对网格划分或者精度有较高要求的工程师可以进行更为详细的高级设置。

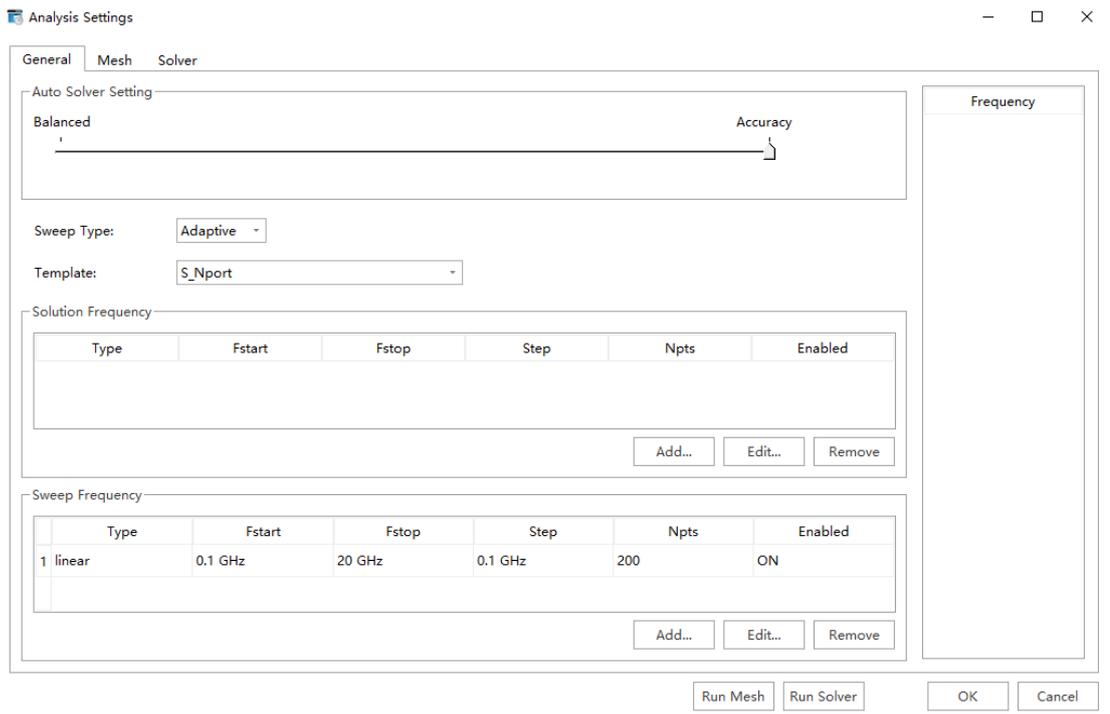


图 5：求解器和网格设置

3. 场路协同仿真

XDS 除了可以进行电磁场仿真，还可以帮助射频工程师进行场路协同仿真，在工程树中版图右键添加到原理图中，可以将版图导入原理图中，如图 6。这样可以在不同的端口之间，添加器件模型。目前除了已有的 MURATA 器件外，芯和半导体正在积极和国内器件厂商合作，很快将有更多国产器件模型库添加进来，满足工程师的使用需求，如图 7，图 8。

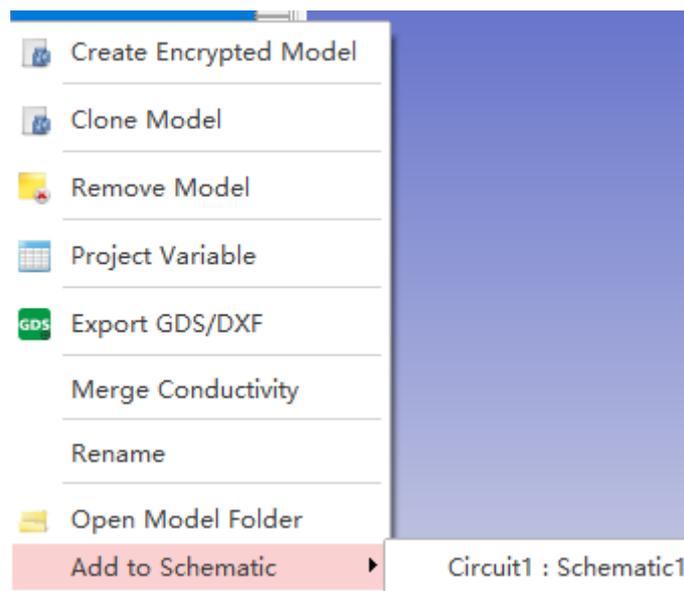


图 6：将版图导入原理图



图 7: 导入器件库

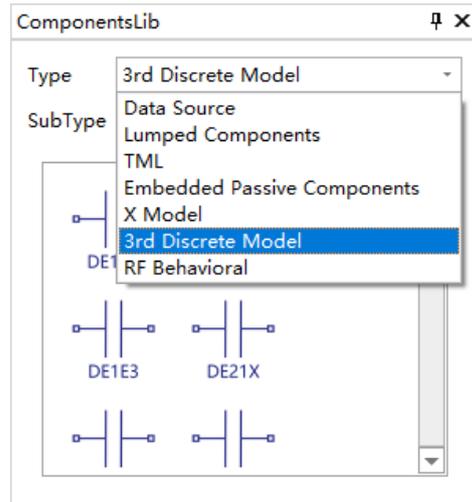


图 8: 在原理图中添加器件

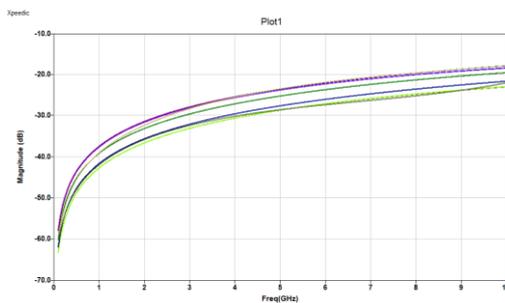


图 9: RL 结果

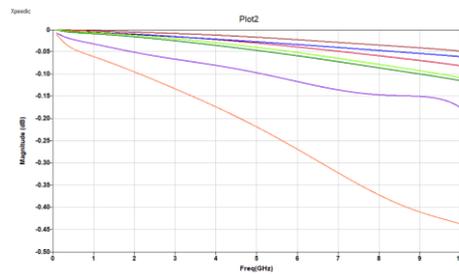


图 1: IL 结果

射频 PCB 优化

XDS 提供了 Parametric 参数化优化、Optimization 目标优化、DOE 敏感度分析、Yield 统计分析、Tuning 实时调谐等优化功能模块，设计者可以快速实现匹配电路中器件的优化设计，快速找到物料成本最低并且性能最好的参数组合，实现系统的最优设计优化。

功能介绍

Optimization: 目标优化功能，工程师可以利用这个功能，给定一个目标，将链路中的器件进行优化，利用优化后的结果进行再次设计。在工程树中右键 Add Optimization，在下面新增的 OptimizationSetup 中点击“Property...”，弹出“Setup Optimization : OptimizationSetup”编辑窗口，用户可在该窗口设置变量范围、优化目标等属性。

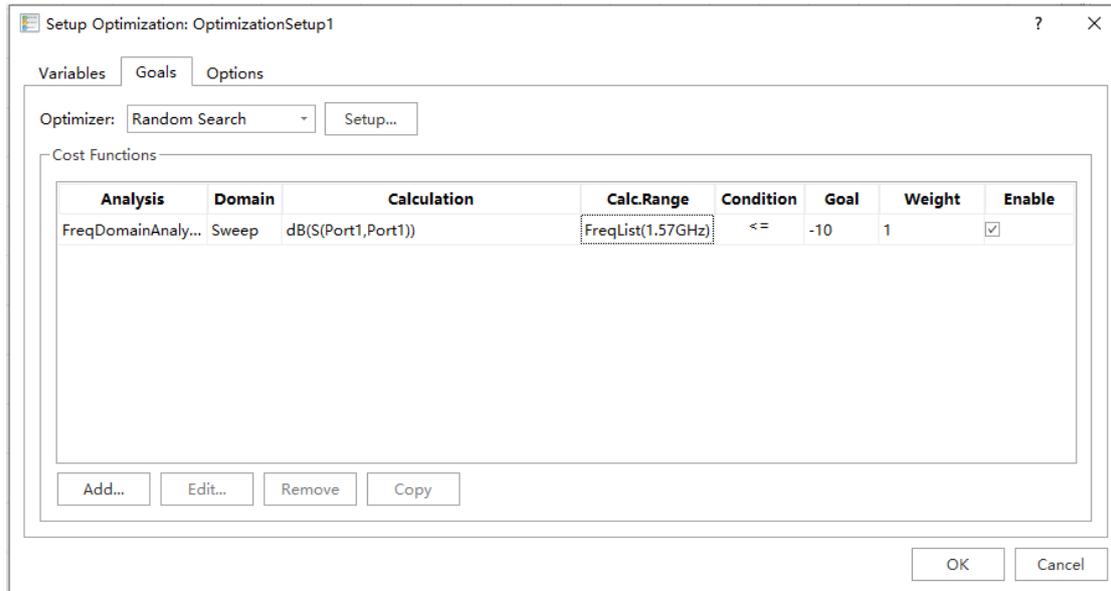


图 2: Optimization 设置

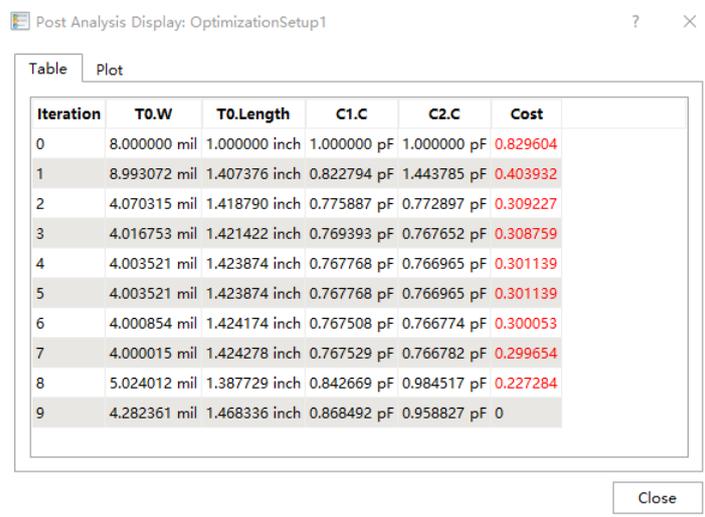


图 3: Optimization 结果

DOE: 质量控制敏感度分析, 工程师可以通过查看不同器件的公差, 给整个系统带来的误差进行分析, 用尽可能少的样本次数分析产品性能和设计参数间的敏感度关系, 将那些容易产生误差的敏感性器件, 替换成更高质量的器件。定义好 Design Variable 后, 在工程树中右键单击 Add DOE, 在下面新增的 DoeSetup 右键单击“Property...”, 弹出“Setup Doe: DoeSetup”编辑窗口, 用户可在该窗口设置变量范围、优化目标等属性。如图 13 的结果, 不同的器件展现出对于不同公差所带来的影响也不同。

Xpedic

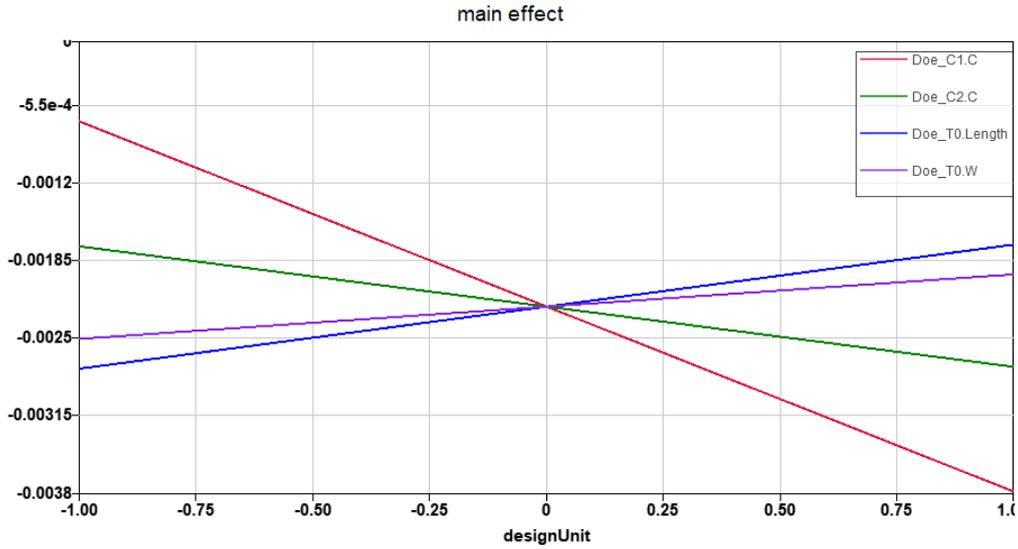


图 4: DOE 结果分析

Yield: 利用指定的概率分布改变一组参数值的过程, 以确定有多少可能的组合能够满足预定的性能指标。Yield 是统计设计的度量单位。它被定义为满足性能规范的设计数量与生产的设计总数的比率。它也可以被认为是一个给定的设计样本通过规格的概率。在工程树中右键单击 Add Yield, 右键 YieldSetup 点击“Property...”, 弹出“Setup Yield: YieldSetup”编辑窗口, 用户可在该窗口设置变量范围、初始相关系数、优化目标等属性。

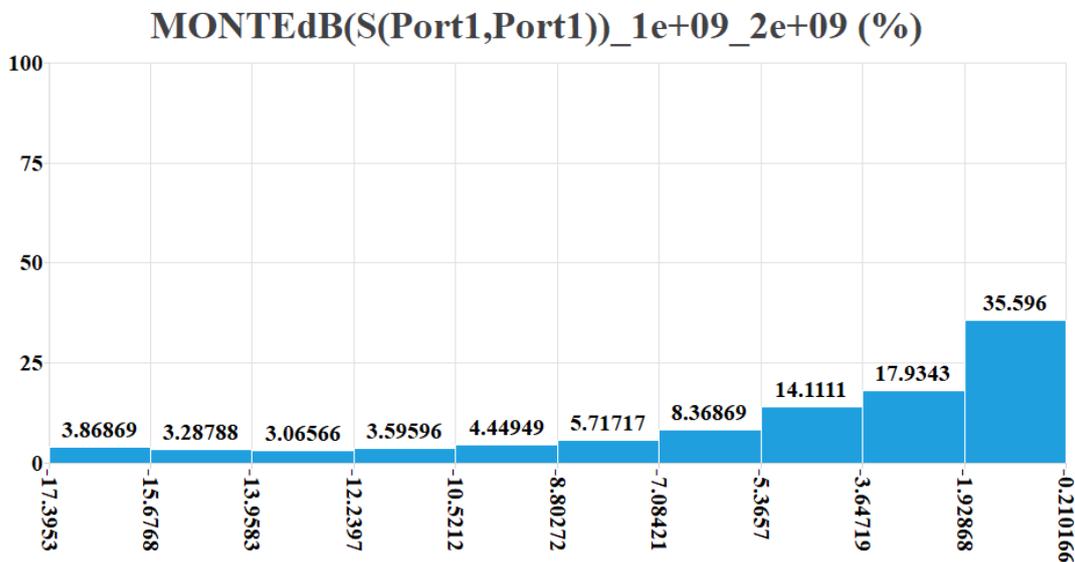


图 5: Yield 结果分析

总结

本文介绍了芯和半导体 XDS 工具快速创建射频 PCB 模型, 仿真分析并优化的流程。针对射频 PCB, XDS 不但可以快速建模仿真, 还可以将文件进行加密处理, 仿真完成后, 可以

利用 Yield、DOE 和 Optimization 工具进行链路优化，帮助工程师快速得到仿真结果。

芯和半导体 EDA 介绍

芯和半导体成立于 2010 年，是国内唯一提供“半导体全产业链仿真 EDA 解决方案”的供应商。芯和半导体 EDA 是新一代智能电子产品中设计高频/高速电子组件的首选工具，它包括了三大产品线：

- **芯片设计仿真产品线**为晶圆厂提供了精准的 PDK 设计解决方案，为芯片设计公司提供了片上高频寄生参数提取与建模的解决方案；
- **先进封装设计仿真产品线**为传统型封装和先进封装提供了高速高频电磁场仿真的解决方案；
- **高速系统设计仿真产品线**为 PCB 板、组件、系统的互连结构提供了快速建模与无源参数抽取的仿真平台，解决了高速高频系统中的信号、电源完整性问题。

芯和半导体 EDA 的强大功能基于：自主知识产权的多种尖端电磁场和电路仿真求解技术、繁荣的晶圆厂和合作伙伴生态圈（芯和半导体 EDA 在所有主流晶圆厂的先进工艺节点和先进封装上得到了不断验证）、以及支持基于云平台的高性能分布式计算技术，在 5G、智能手机、物联网、汽车电子和数据中心等领域已得到广泛应用。



关于芯和半导体

芯和半导体是 EDA 软件、集成无源器件 IPD 和系统级封装领域的领先供应商。公司致力于为半导体芯片设计公司和系统厂商提供差异化的软件产品和芯片小型化解决方案，包括射频 IC 设计、模拟混合信号设计、系统级封装设计和高速数字系统设计等。这些产品和方案在 5G、智能手机、物联网、人工智能和数据中心等领域得到广泛应用。

芯和半导体凭借以客户需求驱动发展的理念，赢得了众多客户的青睐。随着公司自有知识产权的不断开发，芯和半导体已经成为中国集成电路自动化软件技术和微电子技术行业的标杆企业。

芯和半导体前身为芯禾科技，创建于2010年，企业总部位于上海浦东张江，并在美国硅谷、中国北京、深圳、苏州、成都、西安设有销售和技术支持中心。如欲了解更多详情，敬请访问 www.xpeedic.cn。