

怎样快速生成“无源电感 Pcell”？

前言

随着 5G 通信、物联网技术的快速发展，WIFI、蓝牙、导航芯片的需求与日俱增。在这些芯片中，无线收发模块是核心部件。为了满足低功耗，高带宽，高信噪比等指标要求，大量的无源器件被广泛地采用。然而，如何处理好无源电感性能和面积的折中一直是设计者面临的挑战：传统的无源电感开发存在迭代周期长、结构简单、难以满足先进工艺要求等诸多问题，设计者急需有一套自动工具来完成无源电感参数化版图（Pcell）生成的工作。

本文介绍了采用芯和半导体 iModeler 软件进行无源电感 Pcell 开发的步骤。通过内部丰富的无源电感模板，设计者可以快速地在任意 PDK 设计环境下生成指定的 Pcell 版图，同时进行电磁场仿真分析，提高正向电感设计的效率。

iModeler 无源电感 Pcell 创建流程

1. 启动工具

iModeler 是一款集成在 Cadence Virtuoso 设计平台的工具。首先选择一个包含 PDK 的项目路径并启动 Virtuoso，在主菜单上找到 Xpedic→iModeler 启动入口。接着选择电感模板，然后导入电磁仿真工艺文件 Iyr，该文件可由 ITF 或 iRCX 文件转换而来。最后点击 OK，打开无源器件配置界面。

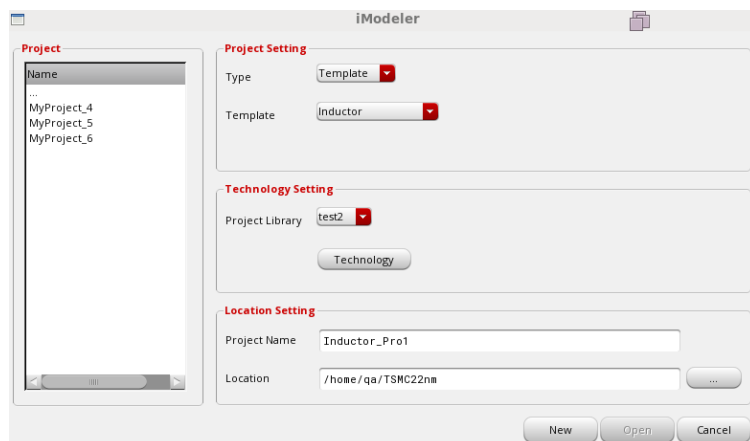


图 1 创建工程界面

2. 设置设计规则

iModeler 中设计规则 (DRC) 选项支持金属层和过孔定义, 金属层包括最小线宽、最大线宽、最小线间距和最大线间距设置, 过孔包含大小、最小线宽、Overlap 距离等设置。通过设定这些 DRC 规则, 可以确保之后进行的电磁场扫描的电感尺寸组合是符合工艺制造要求的。

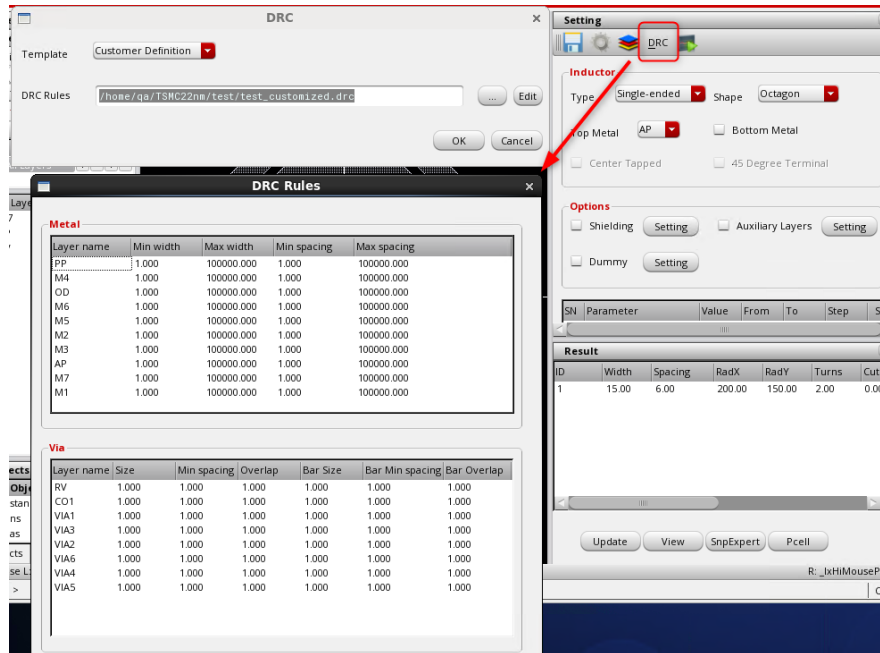


图 2 金属层设计规则

3. 选择无源电感类型

(1) 结构层定义

接着, 根据信号类型, 选择单端或差分形式; 然后选择电感形状, 包括方形、圆形、八边形等。本案例中, 我们选择八字形的差分电感。

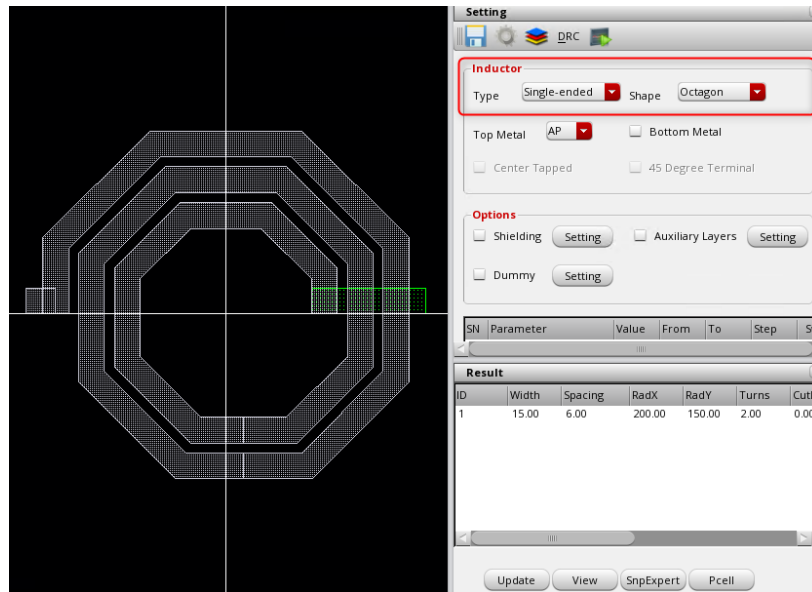


图 3 结构层定义

(2) 导体层定义

编辑完电感类型后，通过点击 Top Metal 选项指定电感结构的顶层金属，软件会自动根据工艺文件内的信息匹配生成下层金属和过孔。勾选 Center Tapped 选项，可以给差分电感增加中心抽头。

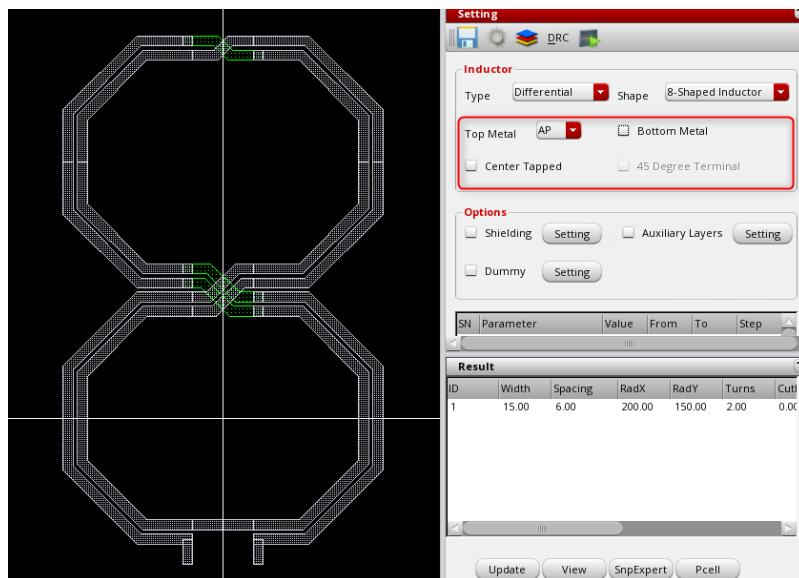


图 4 导体层定义

(3) 屏蔽层定义

除了上述电感建模的基本步骤外，iModeler 提供对电感做进一步优化的选项，这些设定涉及屏蔽层、辅助层和填充层。我们选择屏蔽层 PGS1，设置底层金属 M1 作为屏蔽材料，设定线宽和线间距 6um，如下是添加屏蔽层后的效果。

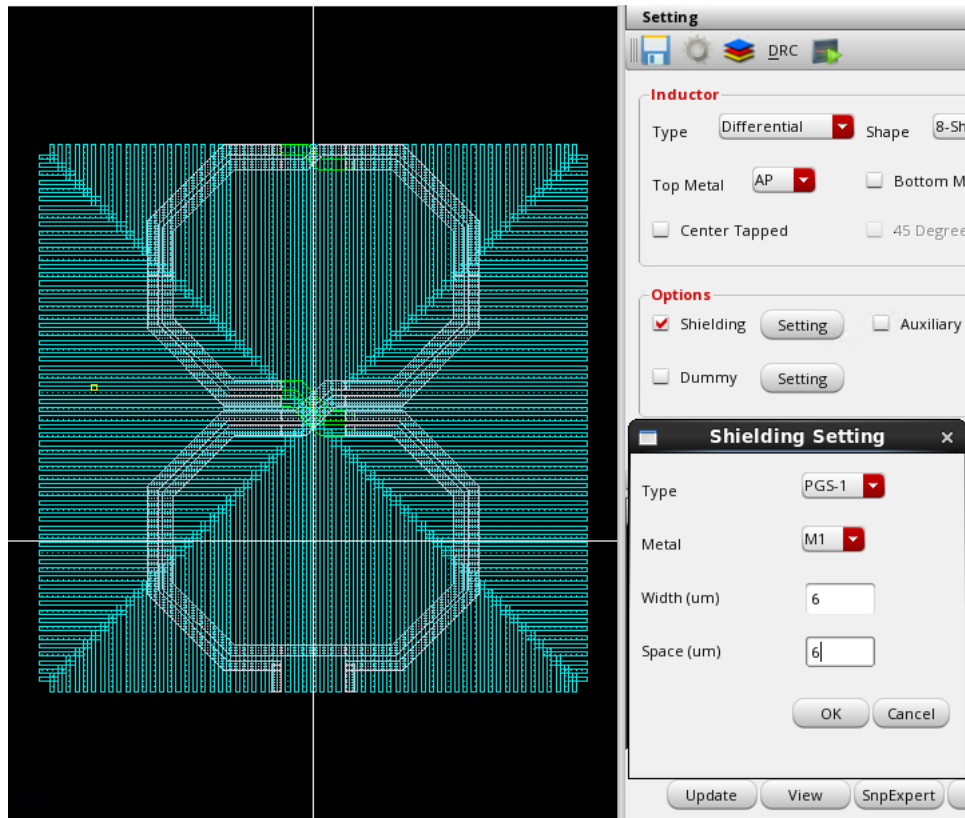


图 5 屏蔽层定义

(4) 辅助层定义

辅助层是一套完整 Pcell 不可或缺的部分。iModeler 支持添加任意类型的辅助层，这些层用于标识器件或半导体工序。本案例中，我们增加两种类型的辅助层，并对外扩距离进行了设定。

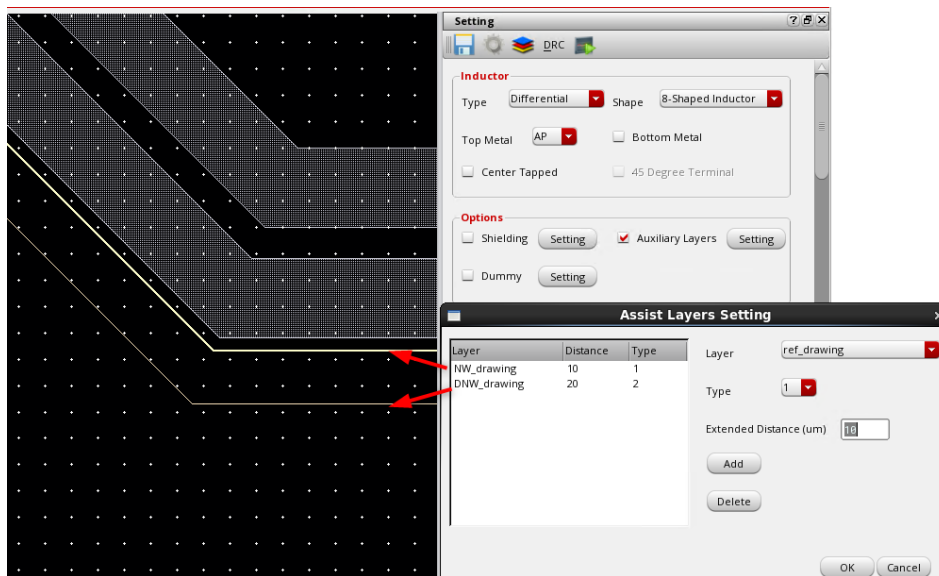


图 6 辅助层定义

(5) 填充层定义

最后，为了满足金属密度的检查要求，我们增加两层金属并实现交错摆放。图 8 所示即为填充效果。

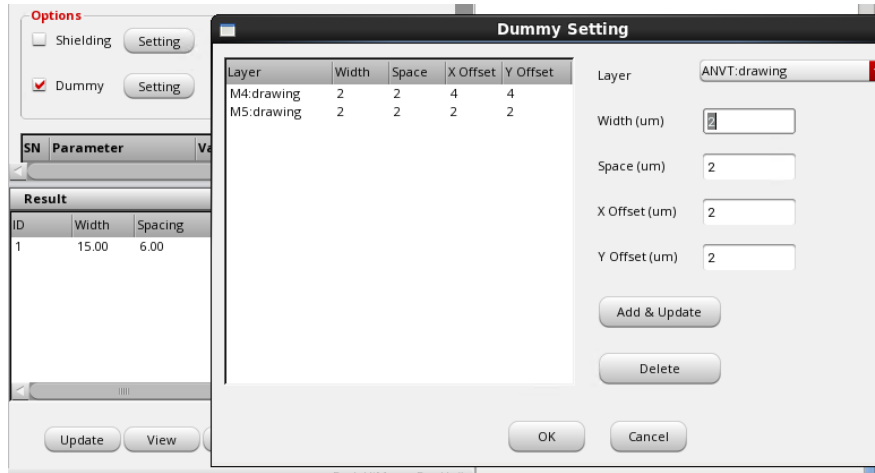


图 7 填充层定义

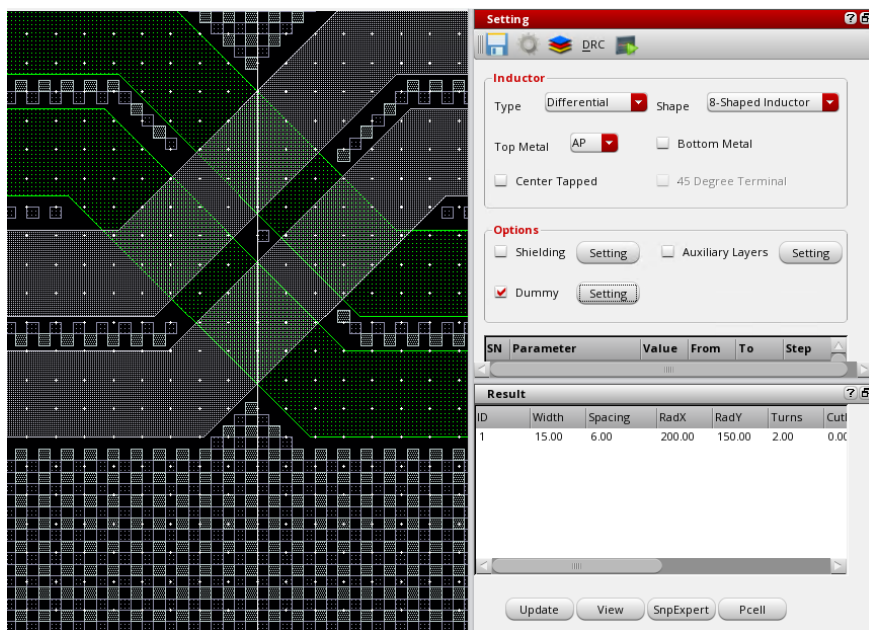


图 8 填充效果

4. 电磁场仿真分析

在完成电感定义后，iModeler 中可以对特定尺寸或某个尺寸范围进行电磁场仿真分析。仿真完毕后，使用芯和的 SnpExpert 工具可快速查看电感感值和品质因数

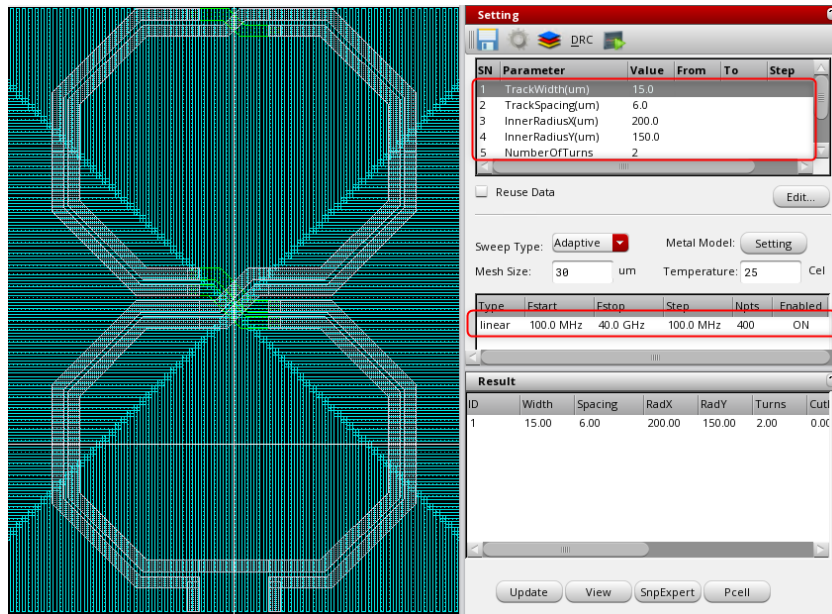


图 9 电磁场仿真设置

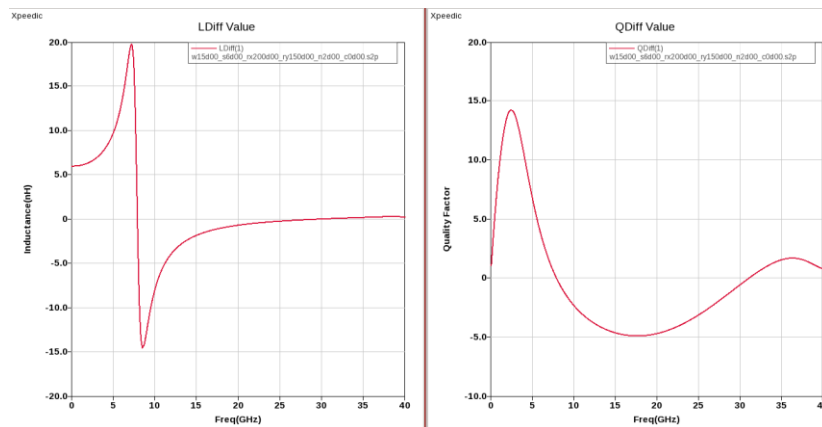


图 10 仿真数据曲线

5. 生成无源电感 Pcell

在案例的最后，设计者可以在配置界面的右下角，点击 Pcell，完成最终的参数化单元创建。

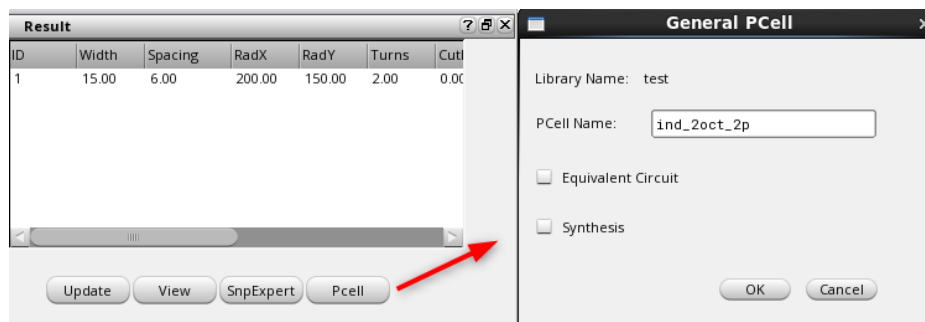


图 11 快捷生成 Pcell

6. 总结

本文介绍了采用芯和半导体 iModeler 软件进行无源电感 Pcell 开发的步骤。在任意 PDK 工作环境下，设计者通过 DRC 规则定义、结构层定义、优化版图定义等步骤可一步步生成电感 Pcell，并能对 Pcell 做进一步的电磁场分析。

芯和半导体 EDA 介绍

芯和半导体成立于 2010 年，是国内唯一提供“半导体全产业链仿真 EDA 解决方案”的供应商。芯和半导体 EDA 是新一代智能电子产品中设计高频/高速电子组件的首选工具，它包括了三大产品线：

- 芯片设计仿真产品线为晶圆厂提供了精准的 PDK 设计解决方案，为芯片设计公司提供了片上高频寄生参数提取与建模的解决方案；
- 先进封装设计仿真产品线为传统型封装和先进封装提供了高速高频电磁场仿真的解决方案；
- 高速系统设计仿真产品线为 PCB 板、组件、系统的互连结构提供了快速建模与无源参数抽取的仿真平台，解决了高速高频系统中的信号、电源完整性问题。

芯和半导体 EDA 的强大功能基于：自主知识产权的多种尖端电磁场和电路仿真求解技术、繁荣的晶圆厂和合作伙伴生态圈（芯和半导体 EDA 在所有主流晶圆厂的先进工艺节点和先进封装上得到了不断验证）、以及支持基于云平台的高性能分布式计算技术，在 5G、智能手机、物联网、汽车电子和数据中心等领域已得到广泛应用。



关于芯和半导体

芯和半导体是 EDA 软件、集成无源电感 IPD 和系统级封装领域的领先供应商。公司致力于为半导体芯片设计公司和系统厂商提供差异化的软件产品和芯片小型化解决方案，包括射频 IC 设计、模拟混合信号设计、系统级封装设计和高速数字系统设计等。这些产品和方案在 5G、智能手机、物联网、人工智能和数据中心等领域得到广泛应用。

芯和半导体凭借以客户需求驱动发展的理念，赢得了众多客户的青睐。随着公司自有知识产权的不断开发，芯和半导体已经成为中国集成电路自动化软件技术和微电子技术行业的标杆企业。

芯和半导体前身为芯禾科技，创建于 2010 年，企业总部位于上海浦东张江，并在美国硅谷、中国北京、深圳、苏州、成都、西安设有销售和技术支持中心。如欲了解更多详情，敬请访问 www.xpeedic.cn。